

24bit, 192KHz 双通道数模转换电路

描述

MS4344 系列是一款立体声数模转换芯片，内含插值滤波器、multi bit 数模转换器、输出模拟滤波器。MS4344 系列支持大部分的音频数据格式。MS4344 基于一个带线性模拟低通滤波器的四阶 multi-bit $\Delta - \Sigma$ 调制器，而且本芯片可以通过检测信号频率和主时钟频率，在 2KHz 和 200KHz 之间自动调节采样率。

MS4344 含有数字去加重模块，可以工作在 3.3V 和 5V 下。这些特性使它成为 DVD 播放解码器、数字通信设备等无线设备的理想选择。

MS4344 系列采用 MSOP10 封装。



主要特点

- Muti-bit $\Delta \Sigma$ 调制器
- 24bit D/A 转换器
- 自动检测最大到 192KHz 的信号频率
- 105dB 动态范围
- -90dB 总谐波失真+信噪比
- 低时钟抖动敏感度
- 3.3V 或 5V 工作电压
- 线性滤波输出
- 片上数字去加重
- 封装形式：MSOP10

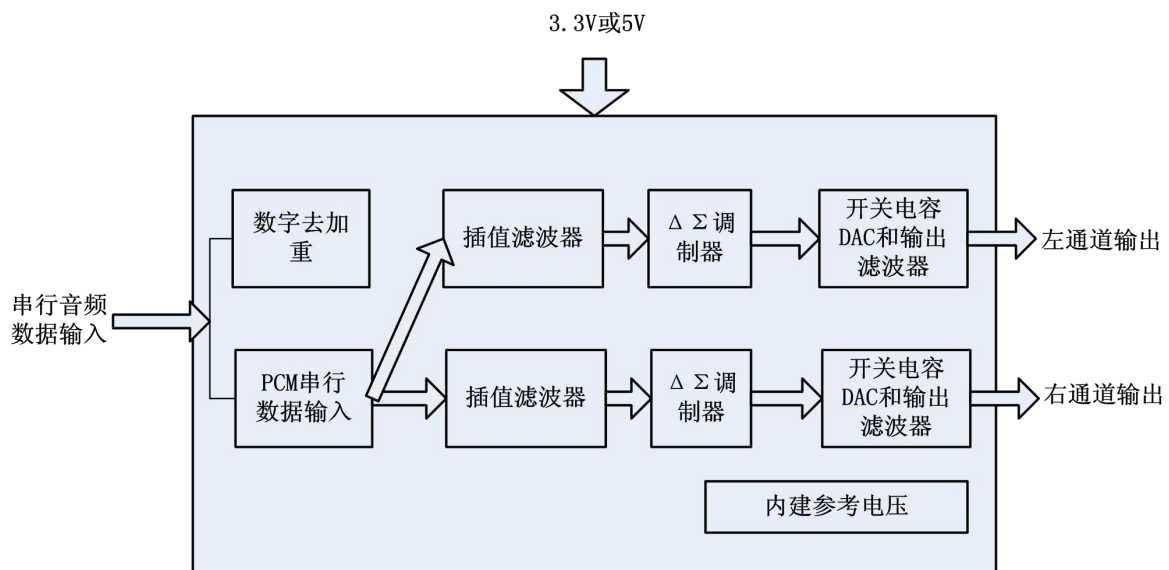
应用

- 数字通讯设备
- 汽车音响系统
- DVD 音频系统

产品规格分类

产品	封装形式	打印名称
MS4344	MSOP10	MS4344

内部框图



极限参数

(AGND=0V,所有电压都参考地电位)

参 数	符 号	参 数 范 围	单 位
供电电压	VA	-0.3~6	V
输入管脚电流	Iin	-10~+10	uA
数字输入电压	VIND	-0.3~VA+0.4	V
工作温度	Top	-55~125	°C
存储温度	Tstg	-65~150	°C

电气参数

推荐工作条件

(AGND=0V,所有电压都参考地电位)

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单 位
电源电压范围	VA		4.75	5.0	5.25	V
			3.0	3.3	3.47	
温度范围	TA	-CZZ	-10		+70	°C
		-DZZ	-40		+85	

DAC 模拟特性

(TA = 25° C, 满幅输出正弦信号, 997Hz, Fs=48/96/192kHz; RL = 3kΩ, CL = 10pF, 测试带宽 10 Hz 至 20kHz。)

参数			5V			3.3V			单位
			最小值	典型值	最大值	最小值	典型值	最大值	
动态性能MS4344/5 (-10 to 70°C)									
动态范围	18 to 24 bit	A-weighted	99	105		97	103		dB
		unweighted	96	102		94	100		dB
	16bit	A-weighted	90	96		90	96		dB
		unweighted	87	93		87	93		dB
总谐波失真+噪声									
	18 to 24 bit	0dB		-90	-85		-90	-85	dB
		-20dB		-82	-76		-80	-74	dB
		-60dB		-42	-36		-40	-34	dB
	16bit	0dB		-90	-84		-90	-84	dB
		-20dB		-73	-67		-73	-67	dB
		-60dB		-33	-27		-33	-27	dB
动态性能MS4344/5 (-40 to 85°C)									
动态范围	18 to 24 bit	A-weighted	95	105		93	103		dB
		unweighted	92	102		90	100		dB
	16bit	A-weighted	86	96		86	96		dB
		unweighted	83	93		83	93		dB
总谐波失真+噪声									
	18 to 24 bit	0dB		-90	-82		-90	-82	dB
		-20dB		-82	-72		-80	-70	dB
		-60dB		-42	-32		-40	-30	dB
	16bit	0dB		-90	-82		-90	-82	dB
		-20dB		-73	-63		-73	-63	dB
		-60dB		-33	-23		-33	-23	dB
参 数	符 号	测 试 条 件	最小值	典型值	最大值	单位			
通道隔离度 (1KHz)				100		dB			
DAC 精度									
通道间增益匹配误差				0.1	0.25	dB			
增益漂移				100		ppm/°C			
模拟输出									
满幅度输出电压			0.60•VA	0.65•VA	0.70•VA	Vpp			
直流电压	VQ			0.5•VA		VDC			
AOUT 端最大直流电流	IOUTmax			10		uA			
VQ 端最大电流	IQmax			100		uA			
最大 AC 负载电阻(图 20)	RL			3		kΩ			
最大负载电容(图 20)	CL			100		pF			
输出阻抗	Zout			100		Ω			

数字和模拟滤波响应

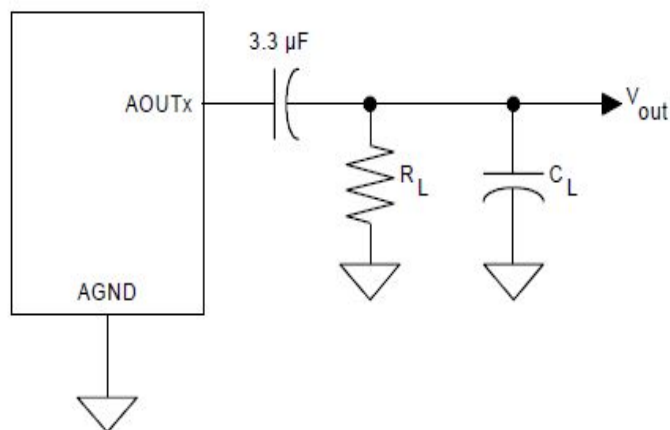
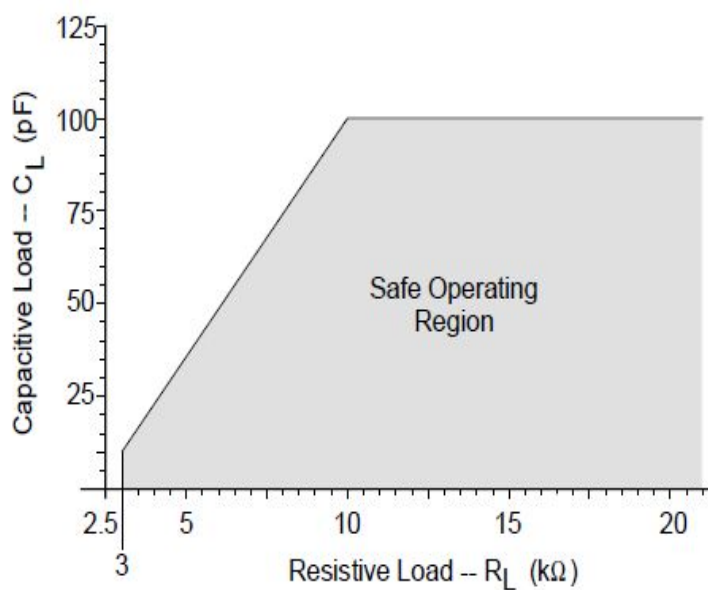
参 数		符 号	最小值	典型值	最大值	单位
Single-Speed 模式						
通频带	至 -0.1dB 拐点		0	.	.35	F _s
	至 -3dB 拐点		0		.4992	F _s
10Hz 到 20KHz 的频率响应			-0.175		+0.01	dB
衰减带			0.5465			F _s
衰减幅度			50			dB
延时		Tgd		10/fs		s
去加重误差	F _s =32KHZ				+1.5/+0	
	F _s =44.1KHZ				+0.05/-0.25	
	F _s =48KHZ				-.2/-0.4	
Double-Speed 模式						
通频带	至 -0.1dB 拐点		0	.	.22	F _s
	至 -3dB 拐点		0		.501	F _s
10Hz 到 20KHz 的频率响应			-0.15		+0.015	dB
衰减带			0.5770			F _s
衰减幅度			55			dB
延时		Tgd		5/fs		s
Quad-Speed 模式						
通频带	至 -0.1dB 拐点		0	.	.11	F _s
	至 -3dB 拐点		0		.469	F _s
10Hz 到 20KHz 的频率响应			-0.12		+0	dB
衰减带			07			F _s
衰减幅度			51			dB
延时		Tgd		2.5/fs		s

数字输入特性

参 数	符 号	最小值	典型值	最大值	单位
输入高电平 (%ofVA)	V _{IH}	60%			V
输入低电平 (%ofVA)	V _{IL}			30%	V
输入漏电流	I _{in}				uA
输入电容					pF

电参数

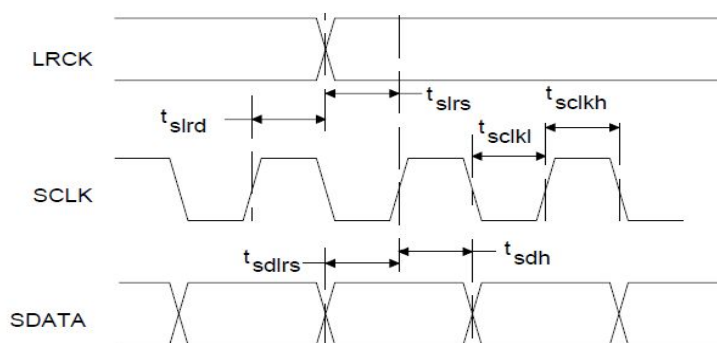
参数			5V			3.3V			单位
			最小值	典型值	最大值	最小值	典型值	最大值	
功耗									
工作电流	工作状态	I _A		22	30		16	21	mA
	关闭状态	I _A		220			100		uA
功耗	工作状态			110	150		53	69	mW
	关闭状态			1.1			0.33		mW
封装热阻抗		θ_{JA}		95			95		°C /Watt
电源抑制	1KHz	PSRR		50			50		dB
	60Hz	PSRR		40			40		dB

输出测试负载

最大负载


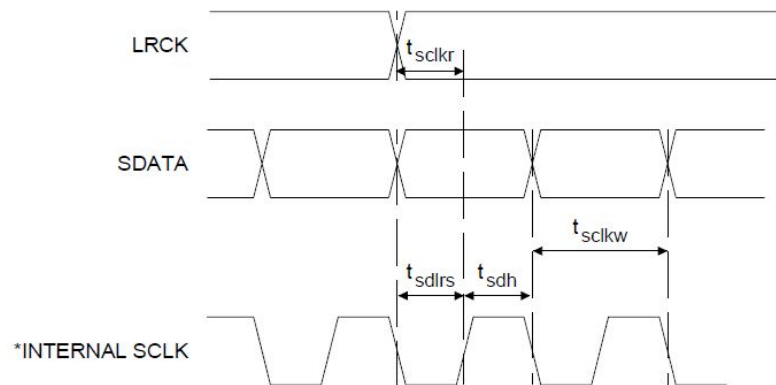
开关特性（串行接口）

参 数	符 号	最小值	典型值	最大值	单 位
MCLK 频率		0.512		50	MHz
MCLK 占空比		2		200	%
输入采样率	MCLK/LRCK	F_s	2	200	kHz
	256x,384x,1024x		2	50	kHz
	256x,384x		84	134	kHz
	512x,768x		42	67	kHz
	1152x		30	34	kHz
	128x,192x		50	100	kHz
	64x,96x		100	200	kHz
	128x,192x		168	200	kHz
外部 SCLK 模式					
LRCK 占空比 (外部 SCLK 模式)		45	50	55	%
SCLK 脉宽低	t_{sckl}	20			ns
SCLK 脉宽高	t_{sckh}	20			ns
SCLK 占空比		45	50	55	%
SCLK 上升沿到 LRCK 边沿的延迟	t_{slrd}	20			ns
SCLK 上升沿到 LRCK 边沿的建立时间	t_{slrs}	20			ns
SDIN 有效到 SCLK 上升沿的建立时间	t_{sdls}	20			ns
SCLK 上升沿到 SDIN 的保持时间	t_{sdh}	20			ns
内部 SCLK 模式					
LRCK 占空比 (内部 SCLK 模式)			50		
SCLK 周期	t_{sckw}	$10\phi/SCLK$			ns
SCLK 上升沿到 LRCK 边沿的时间	t_{sckr}				us
SDIN 有效到 SCLK 上升沿的建立时间	t_{sdls}	$10\phi/(512)F_s$ +10			ns
SCLK 上升沿到 SDIN 的保持时间 MCLK/LRCK = 1152, 1024, 512, 256, 128, 64	t_{sdh}	$10\phi/(512)F_s$ +15			ns
SCLK 上升沿到 SDIN 的保持时间 MCLK /LRCK = 768, 384, 192, 96	t_{sdh}	$10\phi/(384)F_s$ +15			ns

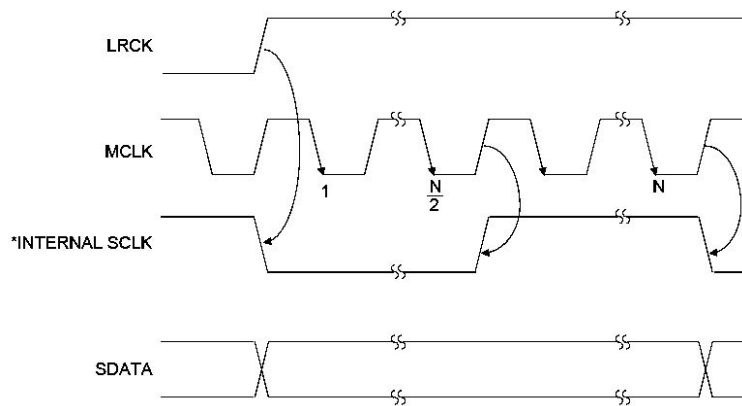
外部串口输入时序：

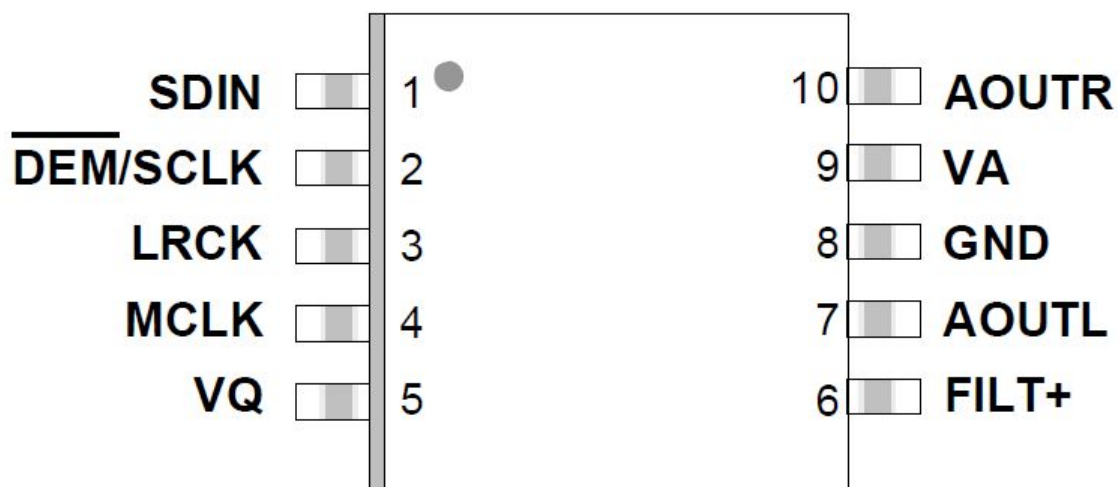


内部串口时序:



内接串行时钟的产生:



管脚排列图

管脚描述

管脚号	管脚名称	管脚描述
1	SDIN	串行音频数据输入端
2	DEM /SCLK 口	外部串行时钟输入端
3	LRCK	左/右时钟端口
4	MCLK	主时钟端口
5	VQ	直流电压
6	FILT+	正的参考电压
7	AOUTL	模拟左通道输出端口
8	GND	地
9	VA	模拟电源
10	AOUTR	模拟右通道输出端口

功能描述

MS4344 系列标准的音频采样频率，包括在SSM 模式下的48、44.1、32kHz，在DSM 模式下的96、88.2、64kHz，在QSM 模式下的192、176.4、128kHz。音频数据通过串行输入数据端输入（SDIN）。左/右通道时钟（LRCK）决定当前输入数据的通道。串行时钟是音频数据进入输入数据缓存的时钟。

主时钟

MCLK/LRCK 的比值必须是整数，见下表。LRCK 的频率等于每个通道输入数据的频率Fs。MCLK 与LRCK 的比值和速度模式是在初始化时通过计算在一个LRCK 周期内MCLK 的周期数以及MCLK 的值来决定的。内置的除法器会产生合适的时钟。表1 列出了一些音频采样频率，以及相应的MCLK 和LRCK 频率。请注意这里虽然没有相位的要求，但是LRCK 和SCLK 必须同步。

LRCK (kHz)	MCLK (MHz)									
	64x	96x	128x	192x	256x	384x	512x	768x	1024x	1152x
32	-	-	-	-	8.1920	12.2880	-	-	32.7680	36.8640
44.1	-	-	-	-	11.2896	16.9344	22.5792	33.8680	45.1580	-
48	-	-	-	-	12.2880	18.4320	24.5760	36.8640	49.1520	-
64	-	-	8.1920	12.2880	-	-	32.7680	49.1520	-	-
88.2	-	-	11.2896	16.9344	22.5792	33.8680	-	-	-	-
96	-	-	12.2880	18.4320	24.5760	36.8640	-	-	-	-
128	8.1920	12.2880	-	-	32.7680	49.1520	-	-	-	-
176.4	11.2896	16.9344	22.5792	33.8680	-	-	-	-	-	-
192	12.2880	18.4320	24.5760	36.8640	-	-	-	-	-	-
方式	QSM				DSM		SSM			

图：时钟频率

串行输入时钟

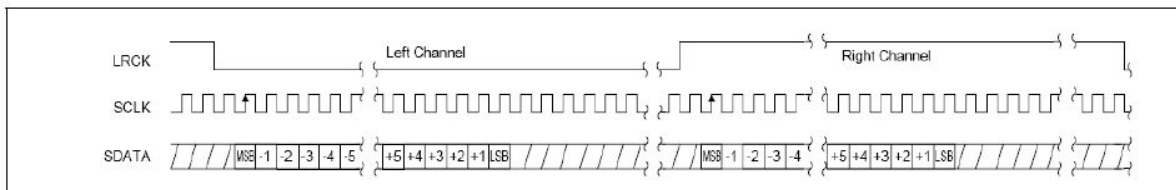
MS4344 系列具有外部和内部串行输入时钟两种模式。

外部串行输入时钟

当在一个 LRCK 周期内，在SCLK 端口连续检测到16 个上升沿脉冲时就进入外部串行输入时钟，在这个模式下，内部串行模式和去加重模式是被屏蔽的。当SCLK 端口连续2 个LRCK 周期没有检测到上升沿脉冲时，系统就进入内部串行输入时钟模式。

内部串行输入时钟

在内部串行输入时钟模式下，串行输入时钟由芯片内部产生，并且和MCLK 和LRCK 同步。SCLK/LRCK 的比值可以是32、48、64 或者72，这取决于输入数据的格式。在这个模式下允许使用数字去加重功能。

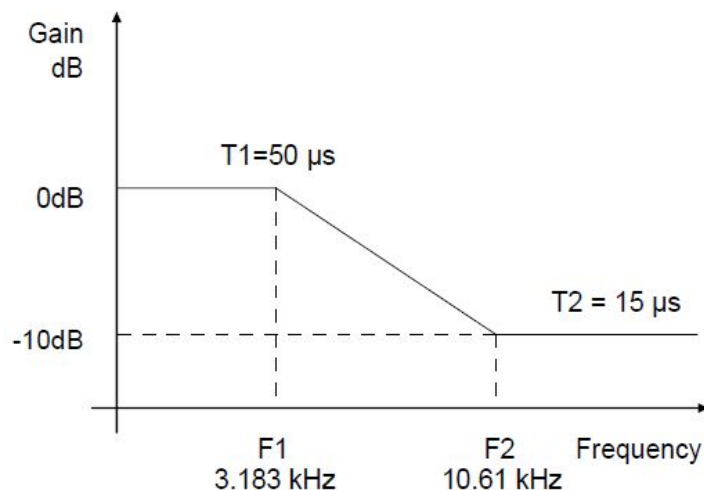


内部 SCLK 方式	外部 SCLK 方式
I ² S, 16-Bit 数据	I ² S, 最高可到 24bit 数据 数据在 SCLK 的上升延时有有效
INT SCLK = 32 Fs, if MCLK/LRCK = 1024, 512, 256, 128, 64	
I ² S, Up to 24-Bit data and INT SCLK = 48 Fs, if MCLK/LRCK = 768, 384, 192, 96	
I ² S, Up to 24-Bit data and INT SCLK = 72 Fs, if MCLK/LRCK = 1152	

图表1: MS4344 数据格式(I²S)

去加重

MS4344 系列含有片上数字去加重功能，图表5 显示了在Fs 为44.1kHz 时的去加重曲线。当DEM /SCLK 端口连续5 个LRCK 下降沿保持低电平时，去加重滤波器才启动。这个功能只有在内部串行时钟模式下才有效。去加重曲线如下图所示。



初始化和Power-Down

初始化和Power-Down 的顺序见图表6。当系统初始上电后就进入power-down 状态，此时插值滤波器和 $\Delta \Sigma$ 调制器复位，内部参考电压、数模转换器、开关电容滤波器、低通滤波器被关闭，直到系统检测到MCLK 和LRCK 时钟。一旦MCLK 和LRCK 被检测到，系统就开始计算MCLK 和LRCK 的比值，然后给内部参考电压上电，最后才给数模转换器、开关电容滤波器上电，而输出端输出静态电压VQ。

输出瞬态控制

MS4344 系列采用Popguard 技术来减小上电和下电时的瞬态响应。

上电

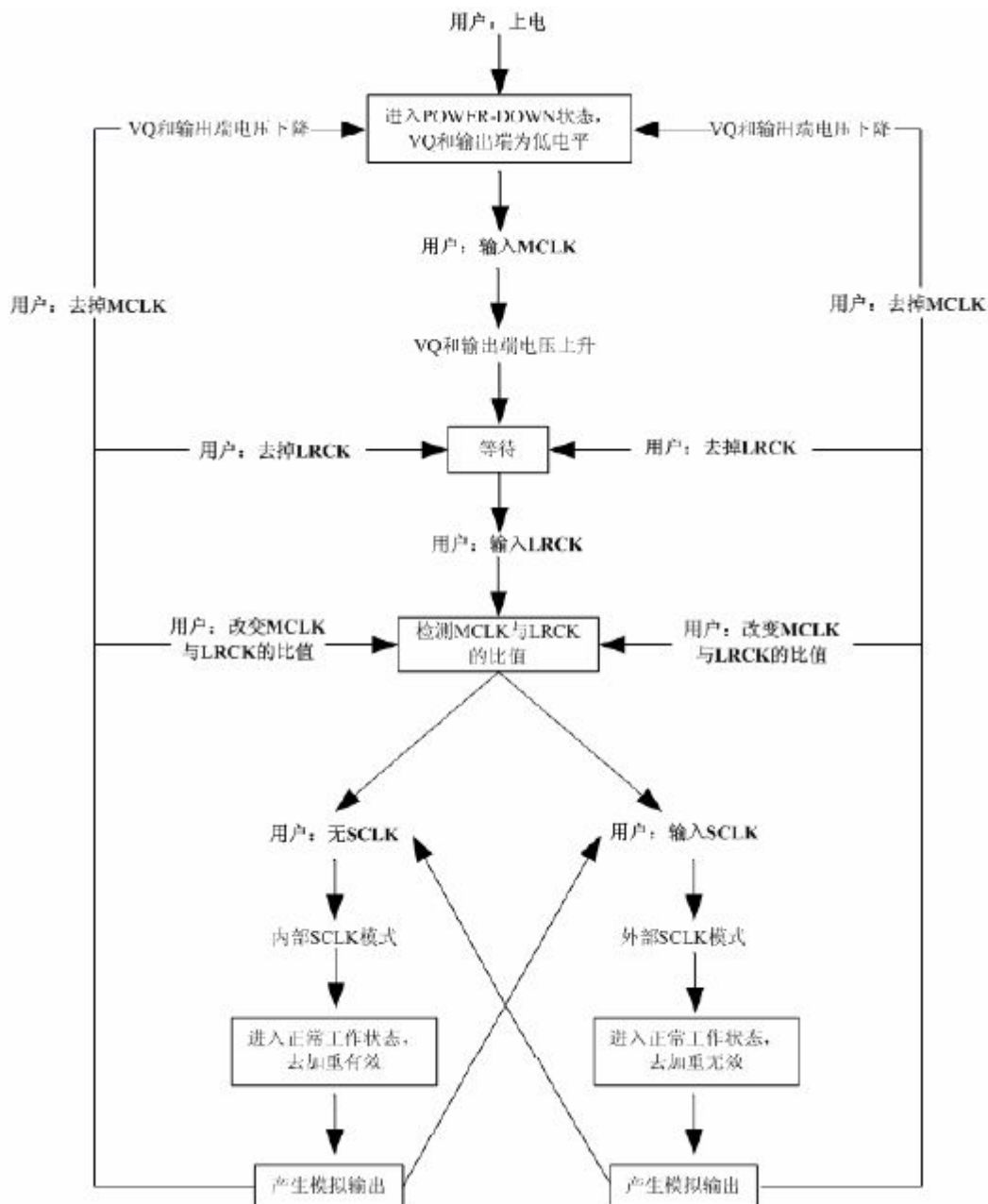
当系统初始上电时，输出端的直流电平就由 VQ 端提供，此时VQ 端为低电平。当MCLK 检测到后，VQ 端就产生正常的直流电压。当VQ 端接3.3uF 电容时，这个过程需250ms(10uF 电容需

420ms)。当LRCK和SDIN 产生后大约2000 个采样周期后，音频信号才开始输出。

下电

为了防止在下电时产生瞬态脉冲，在下电前必须是直流缓冲电容完全放电。当 VQ 端外接 3.3uF 电容时，MCLK 必须在下电前250ms 停止(10uF 电容需420ms)，在这段时间内VQ 端和输出端逐渐下降到GND。当需要改变时钟频率或采样频率时，最好在SDIN 端输入最少10 个LRCK 周期的0 信号。在时钟变换的过程中，DAC 将保持0 输出。

初始化和power down流程如下图所示：

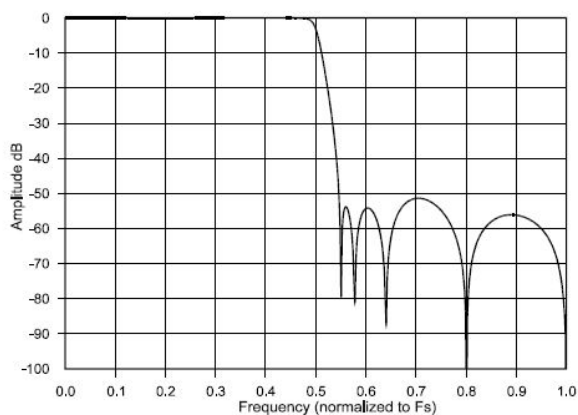


接地与电源去耦合

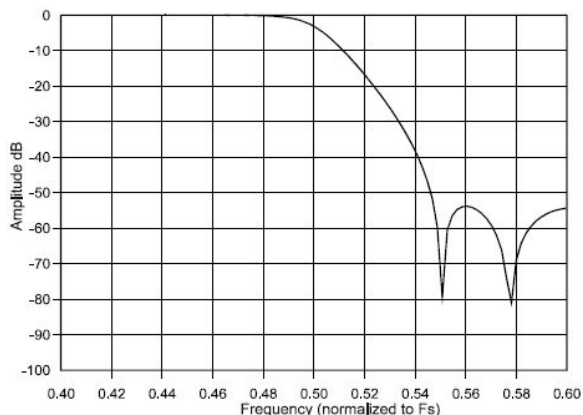
MS4344 系列的地与电源的连接必须非常注意以达到理想的性能。图表24 显示了VA 连接到 +3.3V 或+5V 的连接方式。为了得到最好的性能，去耦合与滤波电容必须尽可能的靠近芯片。

模拟输出与滤波

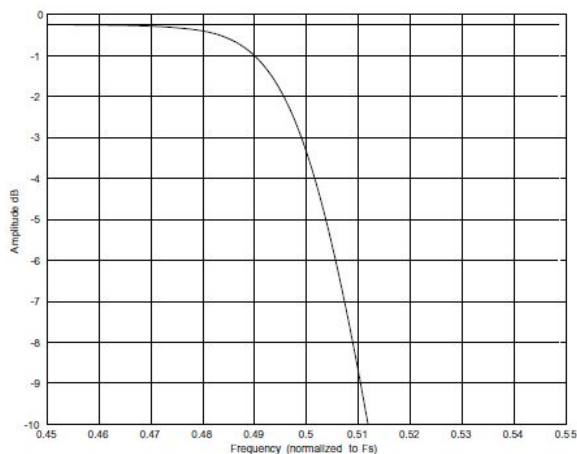
MS4344 系列的模拟滤波器是一个连接着低通滤波器的开关电容滤波器。它的频率响应图见下图表。



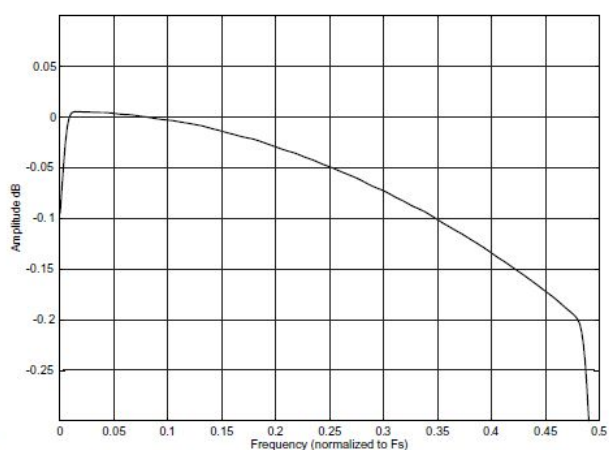
SSM 阻带衰减图



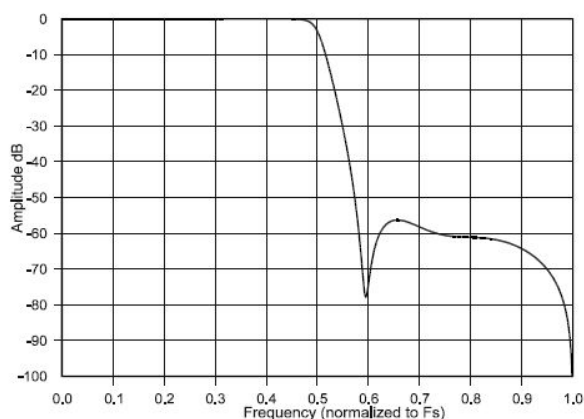
SSM 传输带宽图



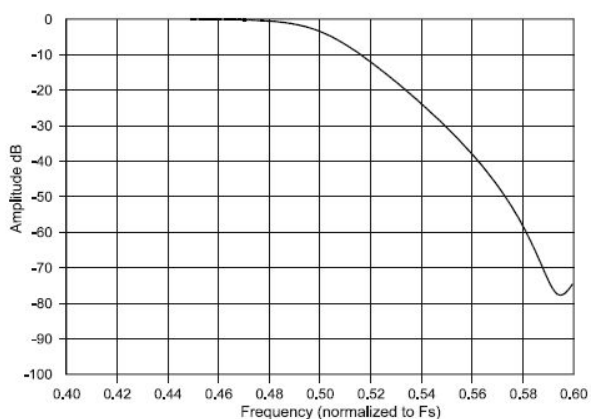
SSM 传输带宽图



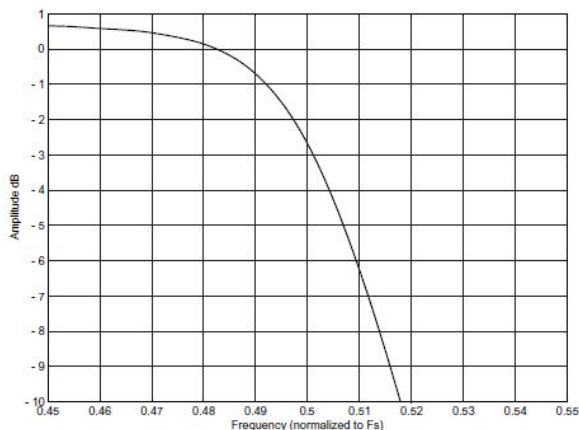
SSM 通带纹波图



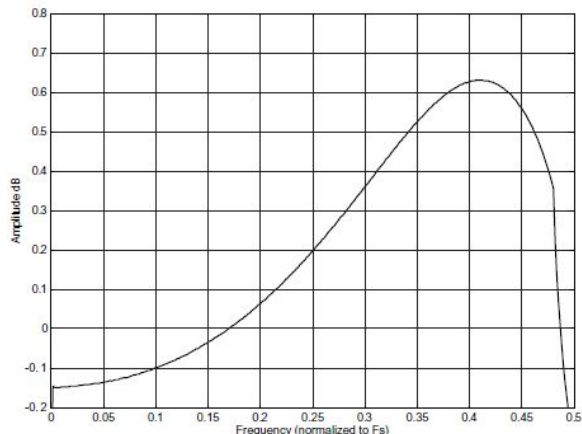
DSM 阻带衰减图



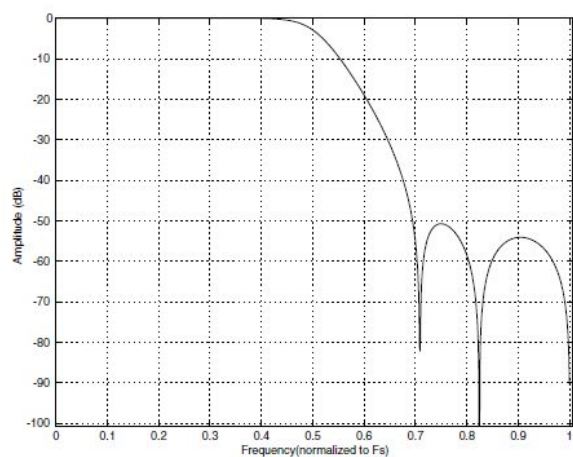
DSM 传输带宽图



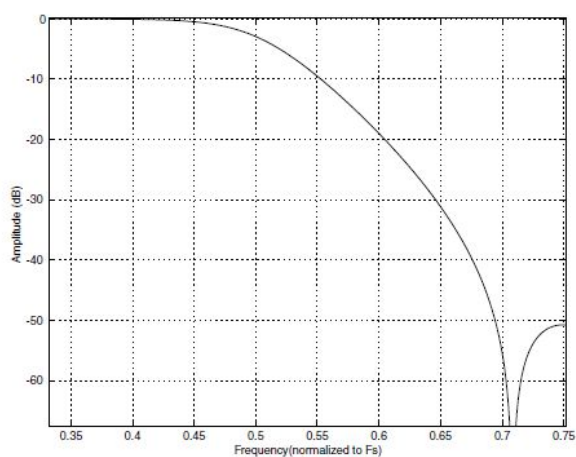
DSM 传输带宽图



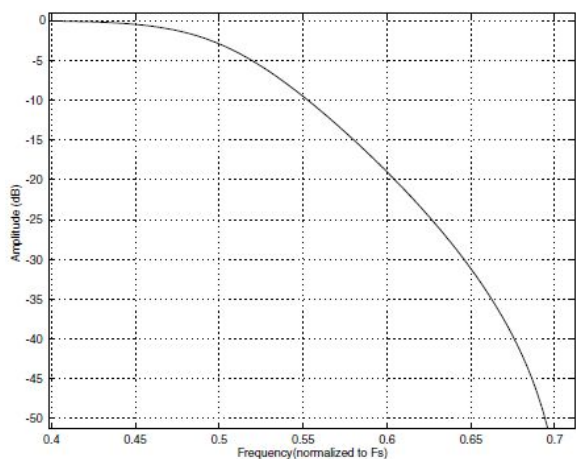
DSM 通带纹波图



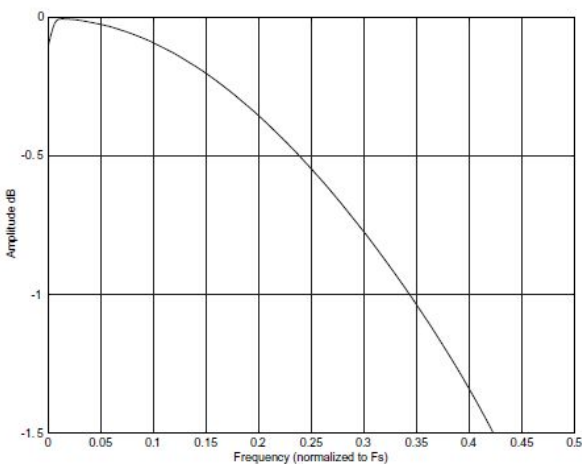
QSM 阻带衰减图



QSM 传输带宽图

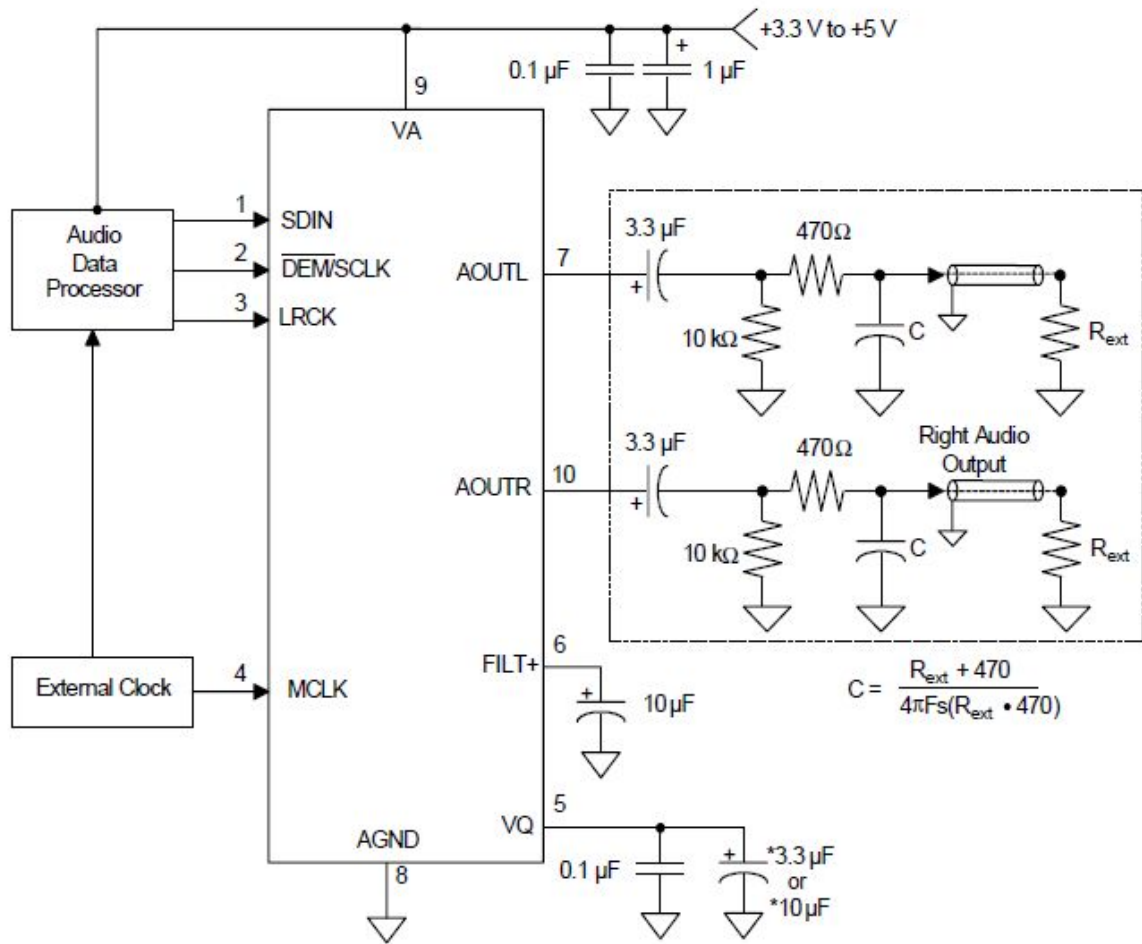


QSM 传输带宽图



QSM 通带纹波图

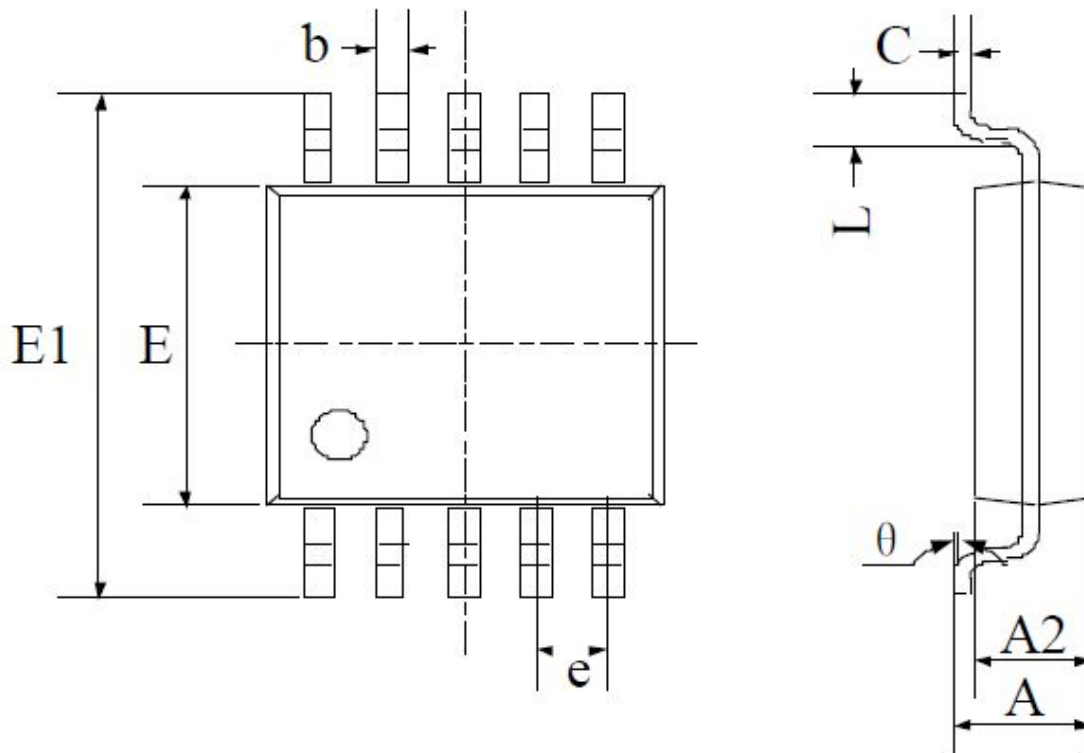
典型应用电路图



封装外形图

MSOP-10

UNIT: mm



符号	尺寸 (mm)	
	最小值	最大值
A	0.800	1.200
A1	0.000	0.200
A2	0.760	0.970
b	0.30 TYP	
c	0.152 TYP	
D	2.900	3.100
e	0.50 TYP	
E	2.900	3.100
E1	4.700	5.100
L	0.410	0.650
θ	0°	6°



MOS电路操作注意事项:

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。